

2024 年“中银杯”四川省职业院校技能大赛

集成电路应用开发赛项样题

集成电路应用开发赛项来源于集成电路行业真实工作任务，由“集成电路设计验证”、“集成电路工艺仿真”、“集成电路测试开发”及“集成电路应用”四部分组成。

第一部分 集成电路设计验证

使用集成电路版图设计软件，根据表 1-1 所示的集成电路真值表（输出值 $X_0 \sim X_7$ 和 $Y_0 \sim Y_7$ 随机抽取），使用指定工艺 PDK，设计集成电路原理图和版图，并进行功能仿真。

设计要求如下：

1. 芯片引脚：3 个输入端 A、B、C；2 个信号输出端 X、Y、Z；1 个电源端 VCC；1 个接地端 GND。
2. 功能：按照表 1-1 所示的集成电路真值表，A、B、C 输入不同的逻辑电平，X 和 Y 输出对应逻辑电平。上述逻辑电平为“正逻辑”，即低电平用“0”表示、高电平用“1”表示。输出值 $X_0 \sim X_7$ 和 $Y_0 \sim Y_7$ 由比赛现场裁判长抽取的任务参数确定。
3. 仿真设置：VCC 为+5V，A 为 1kHz，B 为 2kHz，C 为 4kHz。
4. 通过 DRC 检查和 LVS 验证。
5. 使用 MOS 管数量应尽量少。
6. 所设计版图面积应尽量小。

现场评判要求：

1. 只允许展示已完成的电路图、仿真图、DRC 检查和 LVS 验证结果、版图及尺寸。
2. 不能进行增加、删除、修改、连线等操作。

表 1-1 集成电路真值表

输入			输出	
A	B	C	X	Y
A ₀	B ₀	C ₀	X ₀	Y ₀
A ₁	B ₁	C ₁	X ₁	Y ₁
A ₂	B ₂	C ₂	X ₂	Y ₂
A ₃	B ₃	C ₃	X ₃	Y ₃
A ₄	B ₄	C ₄	X ₄	Y ₄
A ₅	B ₅	C ₅	X ₅	Y ₅
A ₆	B ₆	C ₆	X ₆	Y ₆
A ₇	B ₇	C ₇	X ₇	Y ₇

第二部分 集成电路工艺仿真

（一）子任务 1

基于集成电路工艺仿真平台，回答集成电路制造环节相关知识方面的问题。

1. 单选题

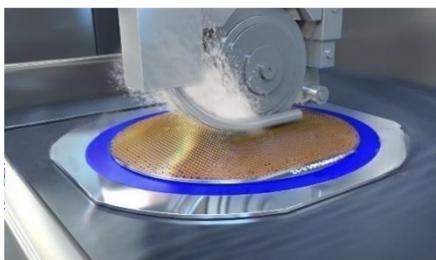
（1）将预先制好的掩膜版直接和涂有光刻胶的晶片表面接触，再用紫外光照射来进行曝光的方法，称为（ ）曝光。

- A、接触式
- B、接近式
- C、投影式
- D、扫描式

（2）用四氯化硅氢还原法进行硅提纯时，通过（ ）可以得到高纯度的四氯化硅。

- A、高温还原炉
- B、精馏塔
- C、多晶沉积设备
- D、单晶炉

（3）视频中是某台正在作业的设备，当该区域的液体供应不足时，可能会造成下列选项中的哪种现象？（ ）



- A、切割崩边
- B、晶粒脱离蓝膜

C、划片位置偏移

D、蓝膜开裂

(4) 避光测试是通过显微镜观察到待测点位置、完成扎针位置的调试后，用（ ）遮挡住晶圆四周，完全避光后再进行测试。

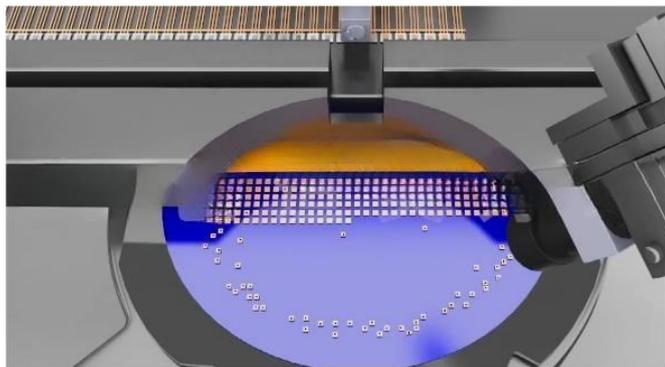
A、气泡膜

B、不透明袋

C、黑布

D、白布

(5) 在视频中，（ ）不属于没有被粘接而留在蓝膜上的晶粒。



A. 崩边

B. 正常良品

C. 针印过深

D. 针印偏出 PAD 点

(6) 溅射法是由（ ）轰击靶材表面，使靶原子从靶表面飞溅出来淀积在衬底上形成薄膜。

A、电子

B、中性粒子

C、负离子

D、带能离子

(7) 通常一个片盒中最多装 () 片晶圆。

- A、15
- B、20
- C、25
- D、30

(8) 利用全自动探针台进行扎针测试时，关于上片的步骤，下列所述正确的是 ()。

- A、打开盖子→片盒放置→片盒下降→片盒到位→片盒固定→合上盖子
- B、打开盖子→片盒放置→片盒到位→片盒下降→片盒固定→合上盖子
- C、打开盖子→片盒放置→片盒下降→片盒固定→片盒到位→合上盖子
- D、打开盖子→片盒放置→片盒固定→片盒下降→片盒到位→合上盖子

(9) 晶圆切割的作用是 ()。

- A、对晶圆边缘进行修正
- B、将完整的晶圆分割成单独的晶粒
- C、在完整的晶圆上划出切割道的痕迹，方便后续晶粒的分离
- D、切除电气性能不良的晶粒

(10) 点银浆时，银浆的覆盖范围需要 ()。

- A、小于 50%
- B、大于 50%
- C、大于 75%
- D、不小于 90%

2. 多选题

(1) 杂质以恒定的表面杂质浓度源源不断的通入，该扩散过程称为 ()。

- A、恒定源扩散
- B、沉淀积
- C、有限源扩散
- D、再分布

(2) 工艺用水中可能存在的污染物有 ()。

- A、颗粒
- B、细菌
- C、有机物
- D、溶解氧

(3) 晶圆框架盒的主要作用为 ()。

- A、固定并保护晶圆，避免其随意滑动而发生碰撞口
- B、用于储存晶圆的容器
- C、保护蓝膜，防止晶圆上的蓝膜受到污染
- D、便于周转搬运

(4) 二氧化硅作为选择性扩散掩蔽层的条件有 ()。

- A、二氧化硅膜足够厚
- B、二氧化硅性质比较稳定
- C、杂质在二氧化硅中的扩散系数远远小于在硅中的扩散系数
- D、二氧化硅的绝缘性比较好

(5) 掺氯氧化的好处是 ()。

- A、降低固定氧化物电荷
- B、对 Na^+ 俘获和中性化
- C、能抑制氧化层错
- D、迫使原子更快的穿越氧化层

(6) 光刻胶的最重要的性能指标有 ()。

- A、灵敏度
- B、分辨率
- C、粘附性
- D、抗蚀性

(7) 切片是抛光片制备中一道重要的工序，因为这一工序基本上决定了硅片的四个重要参数，即晶向以及 ()。

- A、平行度
- B、直径
- C、翘度
- D、厚度

(8) 软烘 (soft bake) 的目的是什么? ()。

- A、将硅片上覆盖的光刻胶溶剂去除
- B、增强光刻胶的粘附性以便在显影时光刻胶可以很好地粘附
- C、缓和在旋转过程中光刻胶膜内产生的应力
- D、使显影后的胶膜更加坚硬

(9) 在全自动探针台上进行扎针调试时，需要根据晶圆测试随件单在探针台输入界面输入的信息包括 ()。

- A、晶圆产品名称
- B、晶圆印章批号
- C、晶圆片号
- D、晶圆尺寸

(10) 砷化镓的湿法腐蚀溶液包括 ()。

- A、HF
- B、H₂SO₄
- C、H₂O₂
- D、H₂O

(二) 子任务 2

基于集成电路工艺仿真平台，进行集成电路制造环节相关技能方面的操作。

1. 晶圆清洗

(1) 考核技能点

考查清洗剂的使用、清洗时间和温度、气体喷射参数等。

(2) 具体操作

在虚拟仿真中通过设置抛光片清洗设备参数、执行工艺流程并以操作、图片或问答的形式考查对清洗的目的、清洗剂的类型、不同有机污染物的处理方法等内容。

2. 扩散工艺

(1) 考核技能点

考查操作氧化炉进行扩散工艺，并在炉管内开始扩散的过程，同时为保证后续工艺质量，需要检验扩散层的质量，确认本次扩散情况，同时监控氧化炉工作是否正常。

(2) 具体操作

在虚拟仿真中通过设置氧化炉的设备参数、执行工艺流程并以操作、图片或问答的形式考查对杂质源选择、温度控制、扩散时间及速率等工艺流程的理解。

3. 离子注入

(1) 考核技能点

考查对离子注入技术的认知与设备参数设置，通过设置所需的半导体掺杂类

型，并能够在注入完成后退火以缓和注入过程中的损伤。

(2) 具体操作

在虚拟仿真中通过设置离子注入机的设备参数、执行工艺流程并以操作、图片或问答的形式考查对杂质掺入、电学性质改变、硬化表面等工艺流程的理解。

4. 晶圆减薄与划片

(1) 考核技能点

考查准确设置减薄机与划片机工作参数的能力。

(2) 具体操作

在虚拟仿真中需要选择适当的刀具以及准确设置刀具参数的能力，如刀盘速度、刀盘深度；划片工艺中调节参数的能力，如刀盘压力、过渡速度等。检查划片面质量，测量划片线的精度和平整度等。

5. 注塑与电镀去溢料

(1) 考核技能点

考查塑封和电镀去溢料技术的认知与设备参数设置，通过塑封胶注保护和封装集成电路芯片，并通过电镀的方式去除溢出金属料。

(2) 具体操作

在虚拟仿真中通过设置注塑机与电镀机等的设备参数、执行工艺流程并以操作、图片或问答的形式考查对塑封胶注入时间、固化温度、电镀处理、清洗等工艺流程的理解。

第三部分 集成电路测试开发

参赛选手从现场下发的元器件中选取待测试芯片及工装所需元件和材料，参考现场下发的技术资料（芯片手册、元器件清单等），在规定时间内，按照相关电路原理与电子装接工艺，设计、焊接、调试工装板，搭建和配置测试环境，使用测试仪器与工具，实施并完成测试任务。

集成电路测试共分为数字集成电路测试和模拟集成电路测试两项子任务。

任务一、数字集成电路测试

需要选手测试的数字集成电路型号为 **74HC00**，芯片参考资料参见下发资料中相应文档。

任务描述：设计测试工装电路，在下发的 MiniDUT 板中完成焊接装配，装入 DUT 转换板中，完成测试平台信号接入，根据测试任务要求，编写测试程序完成测试并将测试结果在屏幕显示，若需要显示的信息存在单位，必须同步显示，显示要求见相应任务说明。**注意：**选手需将测试芯片放入 8~24P 的直插芯片测试座，再将测试座装配入 MiniDUT 板中。

(1) 参数测试。

1. 开短路测试
3. 输入高电平电压
4. 输入低电平电压
5. 输出高电平电压
6. 输出低电平电压

(2) 功能测试。

1. 与非门逻辑测试。
2. 芯片应用电路设计与验证

任务二、模拟集成电路测试

需要选手测试的模拟集成电路型号为：**TL072**，放大器芯片参考资料参见下发资料中相应文档。

任务描述：设计测试工装电路，在下发的 MiniDUT 板中完成焊接装配，装入 DUT 转换板中，完成测试平台信号接入，根据测试任务要求，编写测试程序完成测试并将测试结果在屏幕显示，若需要显示的信息存在单位，必须同步显示，显示要求见相应任务说明。**注意：**选手需将测试芯片放入 8~24P 的直插芯片测试座，再将测试座装配入 MiniDUT 板中。

测试条件：在下列测试任务中，芯片 **TL072** 电源供电电压均为 $\pm 10V$ 。

(1) 参数测试。

1. 短路电流测试
2. 输入失调电压
3. 共模抑制比

(2) 功能测试。

1. 多级放大电路设计与验证
2. 加法器电路设计与验证
3. 其他应用电路设计与验证

第四部分 集成电路应用

利用给定的 FPGA 芯片内部资源，根据要求设计逻辑模块，完成功能仿真验证并下载至 FPGA 芯片实现该应用功能功能。

1. 任务要求

(1) FPGA 应用系统板开发

比赛用 FPGA 应用系统板分成两部分，一部分是比赛现场提供的已经设计完成的 FPGA 应用基础板，另外一部分是需要选手设计焊接的 FPGA 应用开发板。

首先根据比赛所提供的 PCB 板和电子元器件以及相关装配图等，进行 FPGA 应用开发板的设计及焊接；在此基础上将比赛现场提供的 FPGA 应用基础板装接到 FPGA 应用开发板上，形成完整的 FPGA 应用系统板。

(2) FPGA 程序设计与下载验证

设计一个状态机，该状态机包括 1 个时钟信号，1 个信号输入端 IN 和 3 个信号输出端 OUT1、OUT0、HZ。状态机的状态转移要求如表 1 所示，在 CLK 上升沿触发进行状态转移。比赛选手采用 Verilog HDL 语言，并使用相关软件完成电路设计和功能仿真，并将设计下载到 FPGA 应用系统板上进行功能验证。

表 1 状态转移表

序号	状态转移	转移条件
1	00—>01	0/0
2	01—>10	0/0
3	10—>11	0/0
4	11—>00	0/1
5	00—>11	1/1
6	11—>10	1/0
7	10—>01	1/0
8	01—>00	1/0

2. 操作过程

(1) 采用 FPGA 应用系统板频率为 32MHz 的晶振；

(2) 选手设计一个分频器，将 32MHz 进行分频，产生的信号作为表 1 所示状态机的时钟输入；

(3) 设计表 1 所示的状态机；

(4) 使用 Verilog HDL 设计七段数码管译码电路；

(5) 将 OUT1 OUT0 组合的二进制数经译码后，送到 FPGA 应用系统扩展板的七段数码管上进行显示，从数码管上直接读出 0, 1, 2, 3 这四个数。

3. 现场评判要求

(1) 只允许展示已完成的电路图、验证结果等。

(2) FPGA 系统板不能进行增加、删除、修改、连线等操作。